

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 01150372
PUBLICATION DATE : 13-06-89

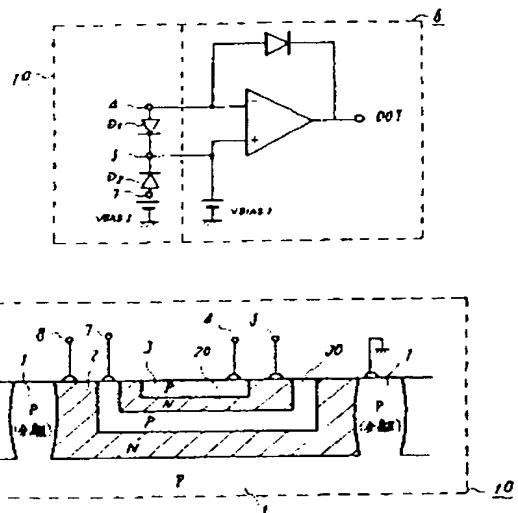
APPLICATION DATE : 07-12-87
APPLICATION NUMBER : 62310408

APPLICANT : MITSUBISHI ELECTRIC CORP;

INVENTOR : WATANABE FUMIHIRO;

INT.CL. : H01L 31/10

TITLE : PHOTODIODE



ABSTRACT : PURPOSE: To eliminate a leakage current due to a potential difference and to improve the performance of a sensor by providing a region in which the potentials of a substrate and an isolating region can be independently set in isolated regions, forming a P-N junction for a photosensor in the region, and freely setting a potential to be applied to the junction section and the region for surrounding the P-N junction.

CONSTITUTION: A photosensor 10 of a P-N junction of an integrated circuit is formed on the same chip, and an N-type region 2 having the reverse polarity of a P-type region 1 for isolating a substrate and other region is formed on the region 1. A P-type region 30 is formed in the region 2, and a P-N diode is formed of a P-type region 3 and an N-type region 20. A photoelectric converter 6 comprises a sensor 10, and a current generated in response to a light is output as a signal through electrodes 4, 5. The potential level of a signal of a conversion output OUT is set by the potential applied through the electrode 5. Another potential is applied through an electrode 7 to the region 30, and a leakage current due to the potential difference between the regions 3 and 20 is prevented.

COPYRIGHT: (C)1989,JPO&Japio

THIS PAGE BLANK (USPTO)

⑨ 日本国特許庁 (JP) ⑩ 特許出願公開
⑪ 公開特許公報 (A) 平1-150372

⑤Int.Cl. H 01 L 31/10 識別記号 庁内整理番号 ⑬公開 平成1年(1989)6月13日
G-7733-5F

審査請求 未請求 発明の数 1 (全4頁)

④発明の名称 フォトセンサ

②特 願 昭62-310408
②出 願 昭62(1987)12月7日

②発明者 渡辺 文博 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹
製作所内
②出願人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号
②代理人 弁理士 大岩 増雄 外2名

明細書

1. 発明の名称

フォトセンサ

2. 特許請求の範囲

(1) P-N接合によるフォトセンサを同一チップ上に構成する集積回路において、上記P-N接合部を形成するのに、他の領域と分離された領域1に、この領域1とは逆極性の領域2を作り、この領域2の中にP-N接合を形成して、光を検知できるようにしたことを特徴とするフォトセンサ。

(2) 上記フォトセンサとして利用するP-N接合を取り囲む領域の電位を自由に設定できるようにしたことを特徴とする特許請求の範囲第1項記載のフォトセンサ。

3. 発明の詳細な説明

(産業上の利用分野)

この発明は、カメラの露出制御や、ホワイトバランス用として用いられ、集積回路と同一チップ上に形成したフォトセンサに関するものである。

(従来の技術)

第5図は、従来の集積回路と同一チップ上に形成されるフォトセンサ(以下、オンチップセンサという)の構造を示す断面図、第6図は、オンチップセンサとして第5図の構造のフォトセンサを使用した実施例の回路図である。第5図において(1)は基板、及び他の領域と分離するP型領域、(2)は、分離されたN型領域、(3)はP型領域、(4)、(5)は電極、(6)は光電変換回路部、(7)はフォトセンサである。また、第6図においてD₁は、P型領域(3)とN型領域(2)によりフォトセンサとして形成されたPNダイオードで、D₂はP型領域(1)とN型領域(2)により形成されたPNダイオードである。光電変換回路部(6)はフォトセンサに光が照射されたときにP型領域(3)とN型領域(2)により形成されたPNダイオードD₁に発生する電流を電圧に変換する部分で、増幅器と電流-電圧変換用のダイオードで構成される。

次に、従来の実施例について説明する。第5図の構造のフォトセンサに光が入射されると、電極(5)から電極(4)の向きに光量に対応した電流が第6

特開平1-150372(2)

図に示すごとく流れ、光電変換回路部(4)により、電圧信号に変換されて出力される。一般的にフォトセンサには、変換回路の出力電位が、扱いやすい信号電位となるようにバイアス電位(V_{bias1})が印加される。

(発明が解決しようとする問題点)

従来のオンチップセンサでは、以上のように構成されているので、微小な発電電流(I_p)の領域になるとバイアス電位が印加されることにより発生するリーク電流(I_l)の影響が現われて、出力は本来の発生電流に対応したものから誤差を含んで、性能の限界を決められてしまう問題点があった。この発明は、上記のような問題点を解消するためになされたもので、オンチップセンサとして、信号電位が扱いやすい電位に自由に設定できるようになり、また、光に対応した微小な発生電流領域まで、性能を損なわずに使用できるようにすることを目的とする。

(問題点を解決するための手段)

この発明に係るフォトセンサは分離された領域

の中に、基板、及び分離領域と電位を独立に設定できる領域を作り、さらにこの領域の中に、光センサ用のP-N接合を形成し、接合部分に印加する電位と、P-N接合を取り囲む領域の電位を自由に設定できるようにしたのである。

(作用)

この発明におけるフォトセンサとして用いるP-N接合を取り囲む領域は、印加する電位を自由に設定できるため、電位差により発生するリーク電流を抑えることができる。

(発明の実施例)

第1図はこの発明の実施例を示す構造の断面図、第2図は第1図の構造を使用した光電変換回路部の実施例の回路図である。図において(1)、(8)は電極、(4)はN型領域、(30)はN型領域(4)の中に作られたP型領域で、フォトセンサとして利用する。D₁はP型領域(30)とN型領域(4)により形成されるPNダイオードである。その他、第5図、及び第6図の従来例と同一符号は同等部分を示す。電極(4)はP型領域の電位を定め、また基板、及び他の

領域と分離するP型領域(1)オンチップセンサでは、最低電位(例えば、GND電位)に設定される。

第2図に示すようにフォトセンサとして、P型領域(3)とN型領域(4)を用い、それぞれの電極(4)、(5)を介して光に応じて発生する電流を信号として得る。電極(5)を介して印加される電位 V_{bias1} で、光電変換出力OOTの信号電位は、扱い易い電位レベルに設定できる。上記P-N接合を取り囲むP型領域(30)に電極(4)を介して電位 V_{bias2} を印加するようにしたとき、信号としての電流を扱う領域すなわちP型領域(30)、N型領域(4)のP型、N型領域と、周囲の電位差は、 V_{bias1} と V_{bias2} の差となる。したがって、例えば $V_{bias1} = V_{bias2}$ となるように設定すれば、電位差はなくなり、したがって電位差により発生するリーク電流をなくすことができる。したがって上記P-N接合で発生する光に応じた信号電流が微小になってしまっても、精度良く信号として取り出すことができる。

第3図は他の実施例を示す断面図、第4図は第3図の構造を利用した光電変換回路部の実施例で

ある。フォトセンサとしてP型領域(30)とN型領域(4)によるP-N接合を用いたもので、この場合、N型領域(4)で上記P-N接合を取り囲み、 V_{bias1} は電極(4)、 V_{bias2} は電極(4)を介して印加するようになっている。

上記実施例は、P型基板上に構成されるオンチップセンサについて説明したが、N型基板においても、同様な考え方で、電位差をなくすように、取り囲む領域を構成することができる。

(発明の効果)

以上のように、この発明によれば電位差により発生するリーク電流をなくすことができるような構造とし、しかもこの構造は容易に作成することができるため、集積回路オンチップセンサを容易に、且つ性能良く作ることができる。

4. 図面の簡単な説明

第1図は、この発明の実施例を示す断面図、第2図は第1図の構造を使用した実施例の回路図、第3図はこの発明の他の実施例を示す断面図、第4図は、第3図の構造を使用した回路図、第5図

は従来のフォトセンサの構造を示す断面図、第6図は第5図の構造を使用した実施例の回路図である。

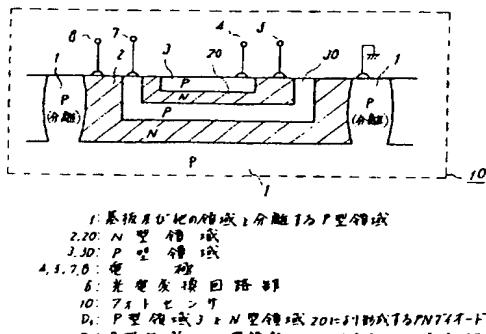
図において (1) は基板、及び他の領域と分離する P 型領域、(2)、(3) は N 型領域、(3)、(30) は P 型領域、(4)、(5)、(7)、(9) は電極、(6) は光電変換回路部、(10) はフォトセンサ、(D₁) は P 型領域 (3) と N 型領域 (2) により形成する P N ダイオード、(D₂) は P 型領域 (1) と N 型領域 (2) により形成する P N ダイオード、(D₃) は P 型領域 (30) と N 型領域 (2) により形成する P N ダイオードである。

なお図中、同一符号は同一、又は相当部分を示す。

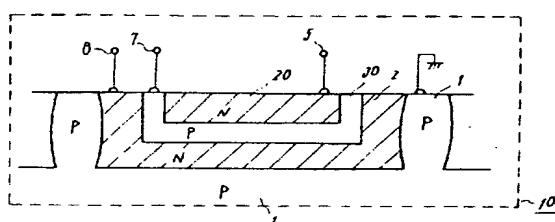
代理人 大 岩 增 雄

特開平1-150372(3)

第 1 圖

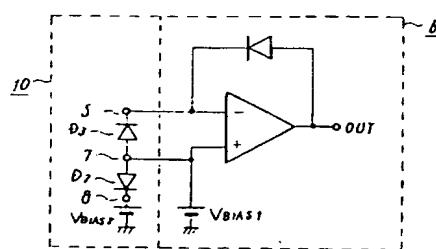


第3図

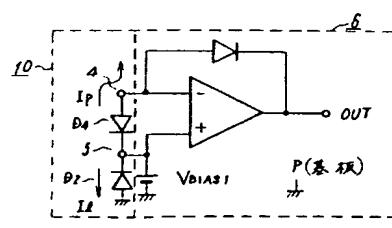


D₃: P型鎳或3D與N型鎳或3D形成雙層PNP-NPN-ND

第 4 図



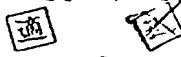
第6回



特開平1-150372(4)

手 続 補 正 書(自発)

昭和 63 年 7 月 25 日



特許庁長官殿

1. 事件の表示 特願昭 62-310408

2. 発明の名称 フオトセンサ

3. 補正をする者

事件との関係 特許出願人

住 所 東京都千代田区丸の内二丁目2番3号

名 称 (601) 三菱電機株式会社

～ 代表者 志岐 守哉

4. 代 理 人

住 所 東京都千代田区丸の内二丁目2番3号

三菱電機株式会社内

氏 名 (7375) 弁理士 大岩 増雄

(連絡先03(213)3421特許部)



5. 補正の対象

明細書の発明の詳細な説明の欄

6. 補正の内容

明細書をつきのとおり訂正する。

ページ	行	訂 正 前	訂 正 後
3	9	ことにより発生	ことにより表面や接合部で発生
5	1	P型領域(I)オンチップセンサでは	P型領域(I)は、オンチップセンサでは
5	7	OOT	OUT